



REC'D 01 NOV 1999

WIPO

PCT

BREVET D'INVENTION

09/807686

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 21 OCT. 1999

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

**DOCUMENT DE
PRIORITÉ**
PRÉSENTÉ OU TRANSMIS
CONFORMÉMENT À LA REGLE
17.1.a) OU b)

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE

26 bis, rue de Saint Petersburg
75800 PARIS Cédex 08
Téléphone : 01 53 04 53 04
Télécopie : 01 42 93 59 30

THIS PAGE BLANK (USPTO)

REQUÊTE EN DÉLIVRANCE

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

Confirmation d'un dépôt par télécopie ☐

Cet imprimé est à remplir à l'encre noire en lettres capitales

Réserve à l'INPI

DATE DE REMISE DES PIÈCES **16.10.98**
N° D'ENREGISTREMENT NATIONAL **98 13029 -**
DÉPARTEMENT DE DÉPÔT **75**
DATE DE DÉPÔT **16 OCT. 1998**

1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE
À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE

SCHLUMBERGER INDUSTRIES
Test & Transactions
50 Av. Jean Jaurès - B.P 620-04
92542 MONTROUGE Cédex
A l'attention de Didier LEMOYNE

n° du pouvoir permanent PG06273 références du correspondant 76-0531 téléphone 01 47 46 63 72

2 DEMANDE Nature du titre de propriété industrielle

☒ brevet d'invention

☐ demande divisionnaire

☐ certificat d'utilité

☐ transformation d'une demande
de brevet européen

☐ demande initiale

☐ brevet d'invention

☐ certificat d'utilité n°

date

Établissement du rapport de recherche

☐ différé

☒ immédiat

Le demandeur, personne physique, requiert le paiement échelonné de la redevance

☐ oui

☒ non

Titre de l'invention (200 caractères maximum)

**PUCE A CIRCUITS INTEGRES SECURISEE CONTRE L'ACTION DE RAYONNEMENTS
ELECTROMAGNETIQUES**

3 DEMANDEUR (S) n° SIREN **5 4 2 0 6 2 1 2 0** code APE-NAF

Norm et prénoms (souligner le nom patronymique) ou dénomination

Schlumberger Industries

Forme juridique

Société Anonyme

Nationalité (s)

Française

Adresse (s) complète (s)

**50, Avenue Jean Jaurès
92120 MONTROUGE**

Pays

France

4 INVENTEUR (S) Les inventeurs sont les demandeurs

☐ oui

☒ non

Si la réponse est non, fournir une désignation séparée

5 RÉDUCTION DU TAUX DES REDEVANCES

☐ requise pour la 1ère fois

☐ requise antérieurement au dépôt ; joindre copie de la décision d'admission

6 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE

pays d'origine

numéro

date de dépôt

nature de la demande

SANS

7 DIVISIONS antérieures à la présente demande n°

date

n°

date

8 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE

(nom et qualité du signataire - n° d'inscription)

Christophe MACQUET
Mandataire
(PG06273)

SIGNATURE DU PRÉPOSÉ À LA RÉCEPTION

SIGNATURE APRÈS ENREGISTREMENT DE LA DEMANDE À L'INPI



BREVET D'INVENTION, CERTIFICAT D'UTILITE

DÉSIGNATION DE L'INVENTEUR

(si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Q

DEPARTEMENT DES BREVETS

26bis, rue de Saint-Petersbourg
75800 Paris Cédex 08

Tél. : 01 53 04 53 04 - Télécopie : 01 42 93 59 30

76-0531

N° D'ENREGISTREMENT NATIONAL

9813029

TITRE DE L'INVENTION :

PUCE A CIRCUITS INTEGRES SECURISEE CONTRE L'ACTION DE RAYONNEMENTS
ELECTROMAGNETIQUES

LE(S) SOUSSIGNÉ(S)

Christophe MACQUET
SCHLUMBERGER INDUSTRIES
Transactions Electroniques
50, avenue Jean Jaurès - BP 620-04
92542 MONTROUGE Cédex

DÉSIGNE(NT) EN TANT QU'INVENTEUR(S) (indiquer nom, prénoms, adresse et souligner le nom patronymique) :

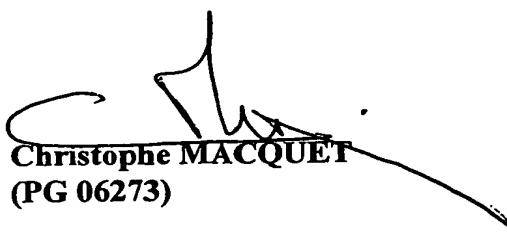
LEYDIER Robert
5 allée des Planches
91400 ORSAY
France

BONVALOT Béatrice
19 placette de la Sarriette
91440 BURES SUR YVETTE

NOTA : A titre exceptionnel, le nom de l'inventeur peut être suivi de celui de la société à laquelle il appartient (société d'appartenance) lorsque celle-ci est différente de la société déposante ou titulaire.

Date et signature (s) du (des) demandeur (s) ou du mandataire

Le 16 octobre 1998


Christophe MACQUET
(PG 06273)

PUCE A CIRCUITS INTEGRES SECURISEE CONTRE L'ACTION DE RAYONNEMENTS ELECTROMAGNETIQUES

La présente invention concerne des puces à circuits intégrés destinées à être incorporés dans des objets portatifs notamment au
5 format carte.

Les cartes à puce sont en général utilisées dans des applications dans lesquelles la sécurité du stockage et du traitement d'informations confidentielles sont essentielles. Il s'agit par exemple d'applications du domaine de la santé, de la téléphonie, de la télévision à péage ou du
10 domaine bancaire comme les applications porte-monnaie électronique.

Ces cartes se composent d'un corps de carte plastique dans lequel est incorporé un dispositif à circuit intégré ou puce.

Dans la puce, le circuit intégré forme une structure d'assemblage complexe de cellules logiques dans laquelle une unité centrale de
15 traitement CPU distribue et gère, par l'intermédiaire d'un bus de données et d'un bus d'adresses, des informations stockées dans des mémoires RAM, ROM ou EEPROM.

Classiquement, les cellules logiques sont du type CMOS. Elles sont constituées d'un premier transistor MOS de type P et d'un second
20 transistor MOS de type N montés en série et commandés par un signal logique de commande commun issu de l'action concomitante des signaux électriques présents sur les entrées du circuit et des signaux électriques générés par les programmes embarqués dans les mémoires ROM ou EEPROM ou par des circuits électroniques associés. En
25 fonction de ce signal logique de commande, la répartition des charges dans les bandes de valence et de conduction se trouve modifiée, ce qui induit une commutation contrôlée desdits transistors.

Toutefois, certaines sources d'énergie peuvent aussi modifier cette répartition. C'est le cas en particulier des rayonnements
30 électromagnétiques notamment des domaines allant des ultraviolets à

l'infrarouge. De ce fait, en éclairant une zone de la puce, par exemple un ensemble de cellules logiques, avec un tel rayonnement, on peut faire commuter les transistors de cet ensemble de cellules indépendamment de tout contrôle électrique ordonné par les circuits
5 logiques.

C'est la raison pour laquelle des fraudeurs, en éclairant une zone appropriée des circuits d'une puce connectée par ses plots Vdd, Vss, Clock, I/O et Reset avec un rayonnement électromagnétique focalisé du domaine ultraviolet, visible ou infrarouge à un temps t de leur choix,
10 ont pu faire commuter les transistors de cette zone et ainsi modifier le déroulement normal des opérations programmées dans les mémoires de la puce et notamment faire exécuter par celle-ci des opérations normalement non autorisées leur permettant d'accéder à des secrets sans destruction des circuits.

Des moyens connus de protection du circuit intégré contre l'action de ces rayonnements électromagnétiques ont cependant été développés. Il s'agit de moyens logiciels se caractérisant par le fait que les programmes embarqués dans les mémoires ROM et EEPROM de la puce sont multiples et complétés par des moyens de vérification.
15 Toutefois, ces moyens connus ne pallient pas efficacement aux attaques dites en lumière et présentent les inconvénients d'exiger un espace mémoire important dans la puce et de ralentir sensiblement le déroulement des opérations demandées à celle-ci.

Compte tenu de ce qui précède, un problème technique que se propose de résoudre l'invention est de réaliser une puce pour objet
25 portatif à puce notamment au format carte, comprenant une couche de substrat silicium à la face active de laquelle sont intégrés des circuits définissant une unité centrale de traitement ainsi que des mémoires qui ne soit pas sensible à l'action des rayonnements électromagnétiques des
30 domaines ultraviolets, visible et infrarouge.

Une solution à ce problème technique posé consiste, selon l'invention, en ce que la puce comporte en outre des moyens de protection physiques contre l'action de rayonnements électromagnétiques du domaine infrarouge dont la longueur d'onde est
5 supérieure à $1\mu\text{m}$.

Notamment, ces moyens physiques de protection contre l'action des rayonnements électromagnétiques sont des dopants du silicium, ou formés par des irrégularités de surface ou d'au moins une couche métallique.

10 L'invention sera mieux comprise à la lecture de l'exposé non limitatif qui suit, rédigée au regard des dessins annexés, dans lesquels :
la figure 1 montre, en perspective, une carte à puce selon l'invention ;

la figure 2 montre, en perspective, un module comportant une
15 puce selon l'invention ;

les figures 3A et 3B montrent, en perspective, deux types de puce selon l'invention ;

les figures 4A, 4B et 4C montrent, en coupe transversale, trois variantes d'un premier mode de réalisation d'une puce selon l'invention
20 ;

les figures 5A et 5B sont des courbes représentatives de la mesure de l'effet des moyens selon l'invention sur la protection de la puce contre l'action de la lumière ;

les figures 6A, 6B, 6C et 6D montrent, en coupe transversale,
25 quatre variantes d'un second mode de réalisation d'une puce selon l'invention ; et

les figures 7A, 7B, 7C et 7D montrent, en coupe transversale, quatre variantes d'un troisième mode de réalisation d'une puce selon l'invention.

Le présent exposé de l'invention a trait à l'exemple des cartes à puce. Il est néanmoins bien entendu que l'invention s'applique de manière générale à tout dispositif à circuit intégré destiné à être incorporé dans un objet portatif tel qu'un module d'identification
5 abonné SIM au format mini-carte ou une étiquette électronique.

Une carte à puce est un objet portable standard fonctionnant avec et/ou sans contact qui est défini notamment dans les normes ISO 7810 et 7816 dont le contenu est incorporé au présent exposé, par citation de référence.

10 Ainsi que cela est montré à la figure 1, une carte 1 à puce comprend, d'une part, un corps 2 de carte plastique et, d'autre part, un module 3 électronique dont des plages 4 de contact sont placées affleurantes à la surface du corps 2 de carte.

Le corps 2 de carte est plastique, thermoplastique ou
15 thermodurcissable. Il se présente sous la forme d'un parallélépipède rectangle plat dont les dimensions sont de l'ordre de 85 mm de longueur, 54 mm de largeur et 0,76 mm d'épaisseur.

Le module 3 électronique montré à la figure 2 comprend un dispositif à circuits intégrés ou puce 5 fixée par sa face 6 arrière à une
20 épaisseur 7 d'époxy portant les plages 4 de contact. Des plots 8 de contact de cette puce 5 sont connectés électriquement auxdites plages 4 au moyen de fils 9 métalliques via des trous 10 débouchants ménagés au travers de l'épaisseur 7 d'époxy. L'ensemble, puce 5 et fils 9, est enrobé dans une résine 11 protectrice.

25 Les puces 5 selon l'invention se présentent sous la forme de parallélépipèdes rectangles de petites dimensions, en pratique de l'ordre de 2 mm de côté et de quelques centaines de microns d'épaisseur, par exemple 200 μm . Elles sont de deux types principaux.

Dans un premier type présenté à la figure 3A, la puce 5 comprend
30 une couche de substrat silicium 12. Cette couche 12 montre une face

13 active à laquelle sont intégrés les circuits et une face opposée à cette face 13 active, c'est-à-dire la face arrière 6. Les plots 8 de contact, en général au nombre de cinq, sont intégrés à la face active 13.

Dans un second type présenté à la figure 3B, la puce 5 comprend de même une couche de substrat silicium 12 amincie par sa face arrière 6. Cette couche de substrat silicium 12 montre de même une face active 13, qui comporte des circuits intégrés, et une face opposée à cette face active ou face arrière 6. La face active 13 est cependant couverte d'une couche complémentaire 14 de silicium scellée à ladite face 13 par une couche de scellement 15. Le couche complémentaire 14 comporte une face de dessus 18 et une face de dessous 19 en contact avec la couche de scellement. Les couches de scellement 15 et complémentaire 14 recouvrent avantageusement la totalité ou alors une grande partie de la face active 13 de la puce 5 à l'exception des plots 8 de contact qui restent accessibles au travers d'ouvertures 16 ou vias ménagées dans lesdites couches 14 et 15. En pratique, les épaisseurs des différentes couches sont les suivantes. Couche de substrat amincie : de l'ordre de 50 μm ; couche complémentaire : de l'ordre de 150 μm ; et couche de scellement : de l'ordre de 10 μm .

Quel que soit son type, la puce 3 selon l'invention comporte des moyens physiques de protection contre l'action de la lumière, c'est-à-dire contre l'action de rayonnements électromagnétiques des domaines ultraviolet, visible et infrarouge, lesdits domaines étant définis comme suit par leur longueur d'onde. Ultraviolet : $10\text{ nm} < \lambda < 400\text{ nm}$; visible : $400\text{ nm} < \lambda < 700\text{ nm}$ et infrarouge : $0,7\text{ }\mu\text{m} < \lambda < 0,1\text{ mm}$.

Dans un premier mode de réalisation de l'invention montré aux figures 4A, 4B et 4C ces moyens sont des dopants 17 du silicium.

Dans un cristal de silicium intrinsèque, les atomes sont en totalité ou en quasi-totalité des atomes de silicium. Ainsi que cela est montré à la figure 5A, un tel cristal de silicium intrinsèque est, à 300

degrés Kelvin, opaque aux rayonnements électromagnétiques de la majeure partie du spectre visible et ultraviolet dont la longueur d'onde est supérieure à $0,7 \mu\text{m}$ avec un coefficient d'absorption supérieur à 100 cm^{-1} . Toutefois, ce coefficient d'absorption décroît largement pour des valeurs de longueur d'onde supérieures à $1 \mu\text{m}$, c'est-à-dire pour la partie du spectre électromagnétique correspondant sensiblement au domaine des infrarouges. Les rayonnements infrarouges pénètrent donc le silicium intrinsèque.

Or, ainsi que cela est montré à la figure 5B, en présence de dopants 17 à raison de $N_d = 10^{19}$ atomes par cm^3 , le coefficient d'absorption de la lumière reste supérieur à 100 cm^{-1} , non seulement pour les longueurs d'onde inférieures à $1 \mu\text{m}$, mais aussi, pour les longueurs d'onde supérieures à cette valeur. On note même que le coefficient d'absorption augmente pour des longueurs d'onde croissantes de 1 à $10 \mu\text{m}$.

Aussi, les dopants, utilisés classiquement pour modifier les propriétés semi-conductrices du silicium, sont à même de modifier les propriétés d'absorption d'un cristal intrinsèque de silicium de manière que son coefficient d'absorption augmente sensiblement pour des longueurs d'onde supérieures à $1 \mu\text{m}$, c'est-à-dire en particulier pour des longueurs d'onde du domaine infrarouge.

Selon l'invention, les dopants 17 sont des atomes de nature chimique différente de celle du silicium dont la présence est à l'origine de défauts dans sa maille cristalline. Il s'agit par exemple du Phosphore ou du Bore. Le nombre d'atomes dopants présents dans le silicium est compris entre 10^{17} et 10^{20} atomes par cm^3 préférentiellement de l'ordre de 10^{19} atomes par cm^3 . L'absorption de la lumière pour une longueur d'onde et une épaisseur données est d'autant plus efficace que le niveau de dopage est élevé.

Ces dopants 17 peuvent être incorporés dans la maille cristalline lors de la croissance du cristal de silicium, ou alors, faire l'objet d'une diffusion à haute température sous atmosphère neutre ou encore par implantation ionique.

5 Ces dopants 17 peuvent être présents dans la couche de substrat silicium 12 d'une puce 5 du premier type ou d'une puce 5 du second type. Ils peuvent aussi être incorporés dans la couche complémentaire 14 d'une puce 5 du second type.

10 A la variante de la figure 4A, qui montre une puce 5 du second type, les dopants 17 sont présents dans la couche complémentaire 14 de la puce 5. Ils sont répartis dans cette couche 14 de manière homogène. Ils peuvent néanmoins être localisés uniquement dans une partie de l'épaisseur de ladite couche 14, en particulier dans la partie de cette couche proche de sa face de dessus 18.

15 A la variante de la figure 4B, qui montre une puce 5 du premier type, les dopants 17 sont présents dans la couche de substrat 12 de la puce 5. Ces dopants sont localisés dans la partie arrière de ladite couche 12. Ainsi, les effets des dopants sur la conduction électrique ne perturbent pas le bon fonctionnement des circuits intégrés à la face
20 active 13 de la puce 5.

 A la variante de la figure 4C, qui montre une puce 5 du second type, les dopants 17 sont présents à la fois dans la couche de substrat 12 de la puce et dans sa couche complémentaire 14.

 Dans un second mode de réalisation de l'invention montré aux
25 figures 6A, 6B et 6C les moyens de protection physique contre l'action de la lumière sont formés d'irrégularités de surface 20 apparentes à une face d'une couche de silicium. Ces irrégularités de surface peuvent être apparentes à la face arrière du substrat silicium ou à l'une ou aux deux faces de dessus et de dessous de la couche complémentaire 14 pour les
30 puces 5 du second type.

Ces irrégularités de surface 20 sont constituées par exemple par des creux et bosses ménagées sur toute la surface considérée de la couche de substrat ou complémentaire. La hauteur de ces creux et bosses est de l'ordre de quelques microns.

5 En pratique, ces irrégularités 20 sont formées par gravure du silicium par exemple au moyen de techniques sèches, comme l'abrasion mécanique, ou humides, comme l'usinage KOH.

10 Les rayonnements électromagnétiques focalisés incidents et notamment lesdits rayonnements électromagnétiques dont la longueur d'onde est supérieure à 1 μm , en particulier les rayonnements infrarouges, se réfléchissent en partie sur les parois irrégulières du silicium et font l'objet, en partie, d'une réfraction. Ainsi réfléchis, atténués et diffusés, les rayonnements n'atteignent plus les cibles recherchées par le fraudeur sans que ce dernier puisse prévoir quelles
15 sont les cibles finalement atteintes. Les attaques sont rendues impossibles.

A la variante de la figure 6A, qui montre une puce 5 du second type, les irrégularités 20 sont ménagées à la face de la couche complémentaire 14 en contact avec la couche de scellement 15.

20 A la variante de la figure 6B, qui montre une puce 5 du premier type, les irrégularités 20 sont ménagées à la face arrière de la couche substrat silicium.

A la variante de la figure 6C, qui montre une puce 5 du second type, les irrégularités 20 sont ménagées à la face 18 de la couche
25 complémentaire.

A la variante de la figure 6D, qui montre une puce 5 du second type, les irrégularités 20 sont ménagées à la face de dessus 18 de la couche complémentaire 14, à sa face de dessous 19 et à la face arrière 6 de la puce 3.

Dans un troisième mode de réalisation de l'invention montré aux figures 7A, 7B et 7C, les moyens de protection physiques sont formés par une couche métallique 21 assemblée sur au moins une des faces des couches de substrat 12 ou complémentaire 14 silicium et dont
5 l'épaisseur est supérieure à 50 Angström, par exemple de l'ordre de 100 Angströms.

Il s'agit par exemple d'une couche d'aluminium, de palladium ou d'une couche formée d'une superposition de sous-couches métalliques par exemple de Nickel, de chrome et d'or.

10 La métallisation d'une face peut être effectuée par dépôt sous vide.

La couche de métal réfléchit ou absorbe l'ensemble de la lumière incidente destinée à éclairer le circuits. Il n'est plus possible d'inspecter à l'aide d'un microscope optique la surface active du circuit intégré ni
15 même d'observer à l'aide de techniques infrarouges.

A la variante de la figure 7A, qui montre une puce du second type, la couche métallique 21 est placée entre la couche complémentaire 14 et la couche de scellement 15.

A la variante de la figure 7B, qui montre une puce du premier
20 type, la couche métallique 21 est placée a la face arrière de la couche substrat 12.

A la variante de la figure 7C, qui montre une puce 3 du second type, la couche métallique 21 est placée à la face de dessus 18 de la couche complémentaire 14.

25 A la variante de la figure 7D, qui montre une puce 3 du second type, une première couche métallique est placée entre le couche complémentaire 14 et la couche scellement 15 et à la face arrière de la couche de substrat 12.

Bien entendu, l'invention ne se limite pas aux variantes précitées. En outre, il est possible d'utiliser différents moyens de protection dans une même puce 5.

On notera que la mise en place d'une couche complémentaire sur
5 la face active d'une puce de type 1 et/ou la mise en place des moyens
physiques précités de protection des circuits contre l'action de la
lumière peuvent intervenir dans des étapes ultérieures à celles
classique de production des circuits intégrés. De ce fait, les filières de
productions classiques des puces sont conservées. Par ailleurs, une
10 puce de l'invention, qu'elle soit du premier type ou du second, a
sensiblement les mêmes dimensions que les puces classiques de l'état
de la technique. Aussi, les filières de fabrication de modules avec des
puces de l'invention sont de même conservées.

On notera par ailleurs que les moyens physiques de protection
15 contre l'action de la lumière sont susceptibles de recouvrir l'ensemble
des circuits intégrés, ou alors, certaines parties desdits circuits. Dans le
cas où seulement certaines parties desdits circuits sont recouvertes, il
s'agira avantageusement de parties clés, c'est-à-dire sensibles aux
attaques par la lumière et dont une perturbation par ladite lumière
20 pourrait s'avérer dangereuse pour l'intégrité de la puce et des secrets
qu'elle comporte. Notamment, de telles parties clés sont constituées par
le multiplieur de tension utilisé pour la programmation des cellules
mémoires EEPROM, les amplificateurs de lecture du contenu des
mémoires et certains registres de la mémoire volatile (RAM) ou de l'unité
25 centrale de traitement (CPU).

REVENDICATIONS

1. Puce (5) pour objet portatif à puce notamment au format carte, comprenant une couche de substrat silicium (12) à la face active (13) de laquelle sont intégrés des circuits définissant une unité centrale de traitement ainsi que des mémoires, caractérisée en ce qu'elle comporte en outre des moyens physiques (17, 20, 21) de protection contre l'action de rayonnements électromagnétiques du domaine infrarouge dont la longueur d'onde est supérieure à 1 μm .

10 2. Puce (5) selon la revendication 1, caractérisée en ce que les moyens physiques (17, 20, 21) sont des moyens physiques de protection contre l'action de rayonnements électromagnétiques du domaine infrarouge.

15 3. Puce (5) selon la revendication 2, caractérisée en ce que les moyens physiques (17, 20, 21) sont des moyens physiques de protection contre l'action de rayonnements électromagnétiques des domaines ultraviolet, visible et infrarouge.

20 4. Puce (5) selon l'une des revendications 1, 2 ou 3, caractérisée en ce qu'elle comporte en outre une couche complémentaire (14) de silicium scellée à la face active (13) de la couche de substrat silicium (12) par une couche de scellement (15).

25 5. Puce (5) selon l'une des revendications précédentes, caractérisée en ce que les moyens physiques de protection contre l'action de rayonnements électromagnétiques sont des dopants (17) du silicium.

6. Puce (5) selon la revendication 5, caractérisée en ce que le nombre de dopants (17) du silicium présents est compris entre 10^{17} et 10^{20} atomes par cm^3 , préférentiellement de l'ordre de 10^{19} atomes par cm^3 .

7. Puce (5) selon l'une des revendications 5 ou 6, caractérisée en ce que les dopants (17) du silicium sont le Phosphore ou le Bore.

8. Puce (5) selon l'une des revendications 5, 6 ou 7, caractérisée en ce que les dopants (17) du silicium sont présents dans la couche de substrat silicium (12), dans sa partie opposée à sa face active (13).

9. Puce (5) selon l'une des revendications 5 à 8, caractérisée en ce que les dopants (17) du silicium sont présents dans la couche complémentaire (14) de silicium.

10. Puce (5) selon l'une des revendications précédentes, caractérisée en ce que les moyens physiques de protection contre l'action des rayonnements électromagnétiques sont formés d'irrégularités de surface (20).

11. Puce (5) selon la revendication 10, caractérisée en ce que les irrégularités de surface (20) sont ménagées à la face arrière (6) de la couche de substrat silicium (12) opposée à sa face active (13).

12. Puce (5) selon l'une des revendications 10 ou 11, caractérisée en ce que les irrégularités de surface (20) sont ménagées à la face de dessous (19) de la couche complémentaire (14).

13. Puce (5) selon l'une des revendications 10, 11 ou 12, caractérisée en ce que les irrégularités de surface (20) sont ménagées à la face de dessus (18) de la couche complémentaire (14).

14. Puce (5) selon l'une des revendications précédentes, caractérisée en ce que moyens physiques de protection contre l'action des rayonnements électromagnétiques sont formés d'au moins une couche métallique (21).

15. Puce (5) selon la revendication 14, caractérisée en ce que la couche métallique (21) a une épaisseur supérieure à 50 Angström, préférentiellement de l'ordre de 100 Angströms.

16. Puce (5) selon l'une des revendications 14 ou 15, caractérisée en ce que la couche métallique (21) est placée à la face de dessous (19) de la couche complémentaire (14).

17. Puce (5) selon l'une des revendications 14, 15 ou 16,
5 caractérisée en ce que la couche métallique (21) est placée à la face de dessus (18) de la couche complémentaire (14).

18. Puce (5) selon l'une des revendications 14 à 17, caractérisée en ce que la couche métallique (21) est placée à la face arrière (6) de la couche de substrat silicium (12).

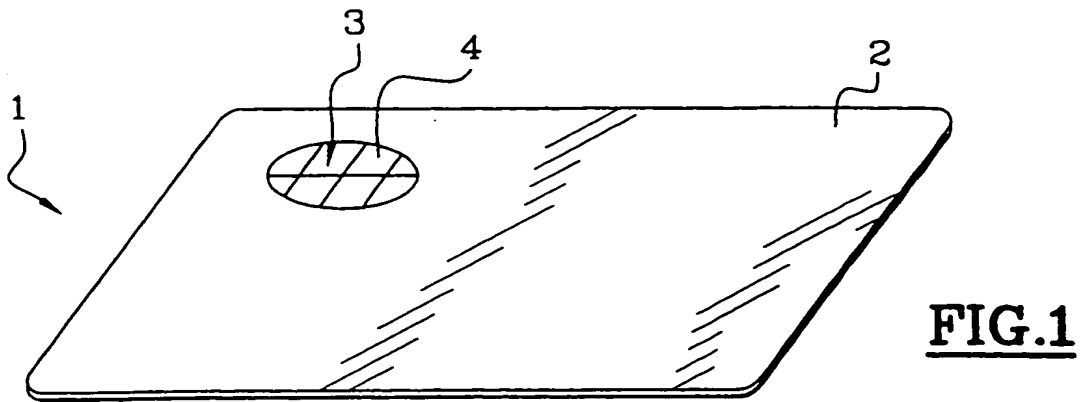


FIG. 2

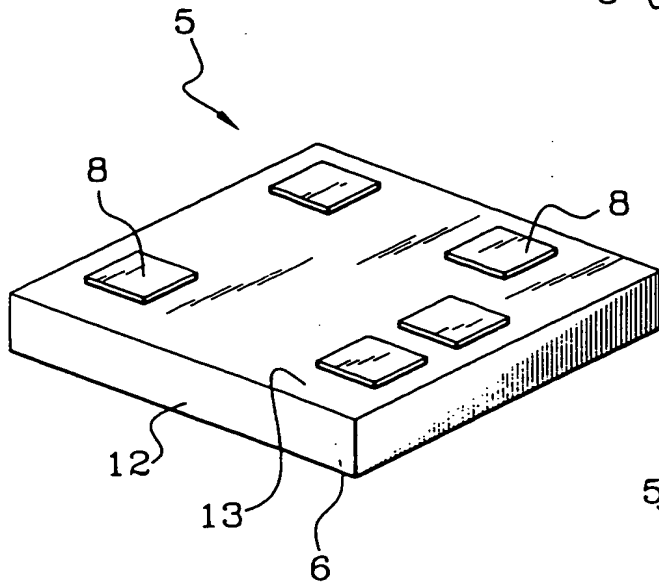
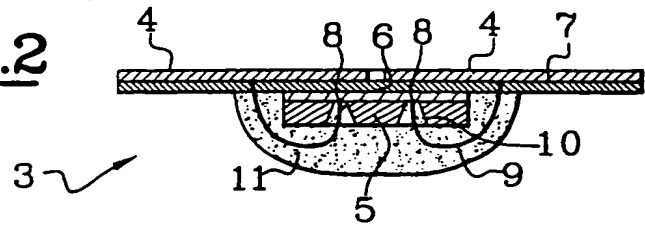
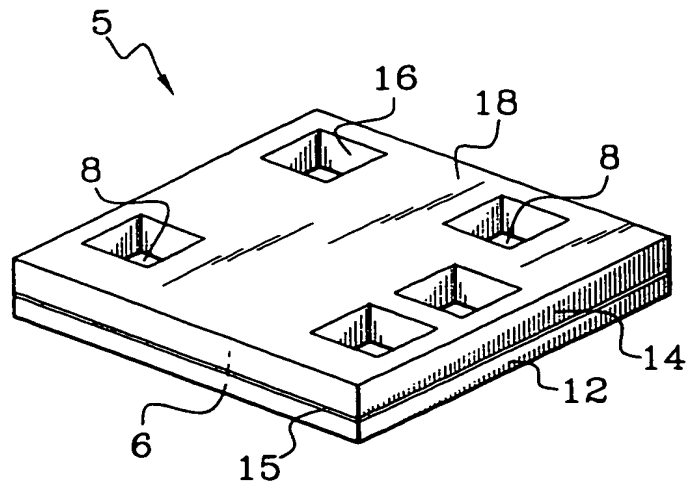
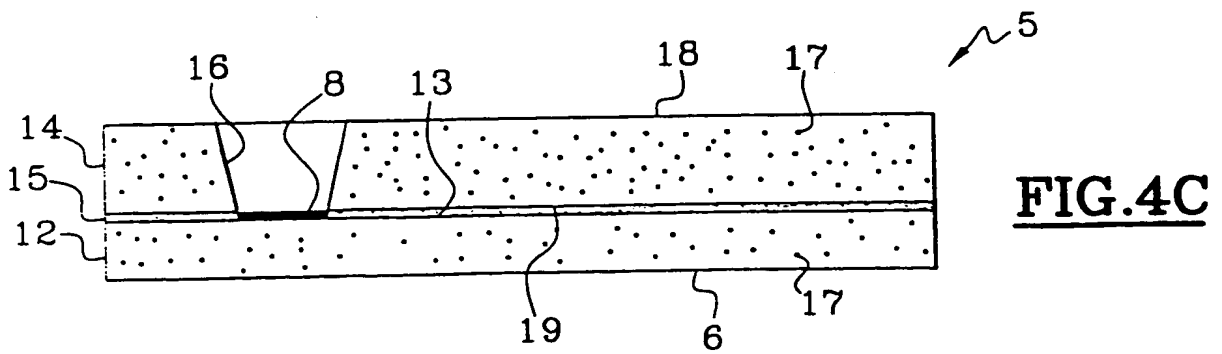
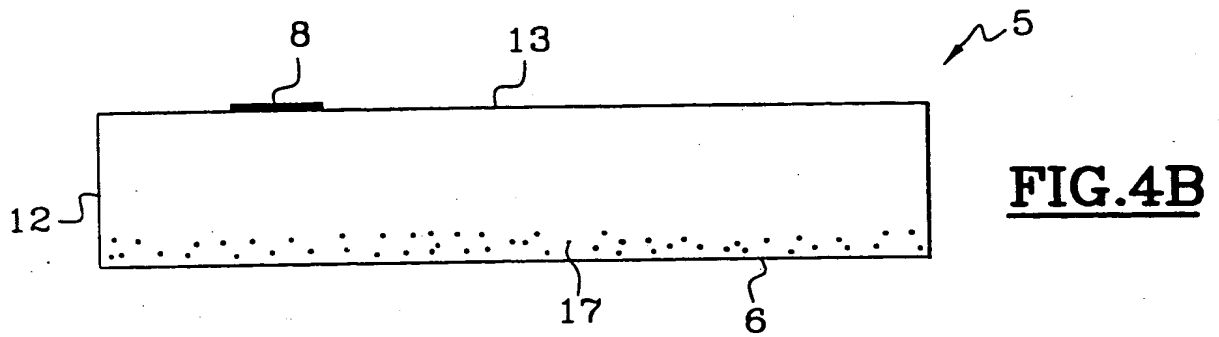
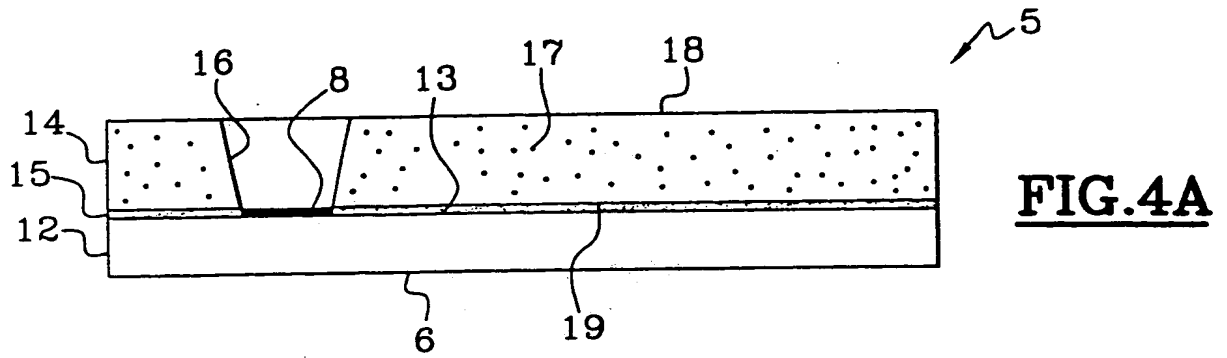
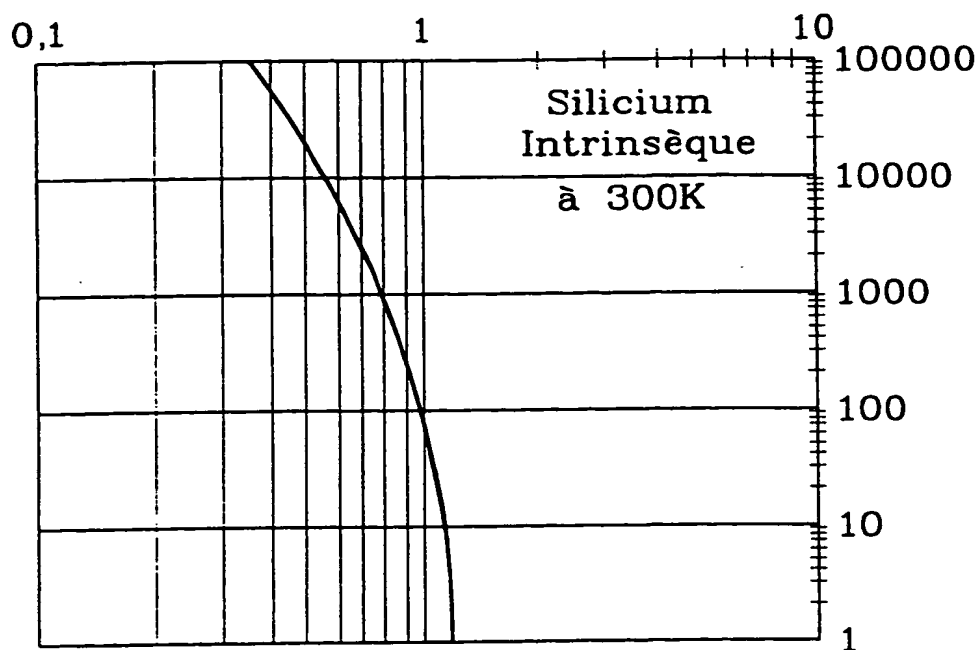
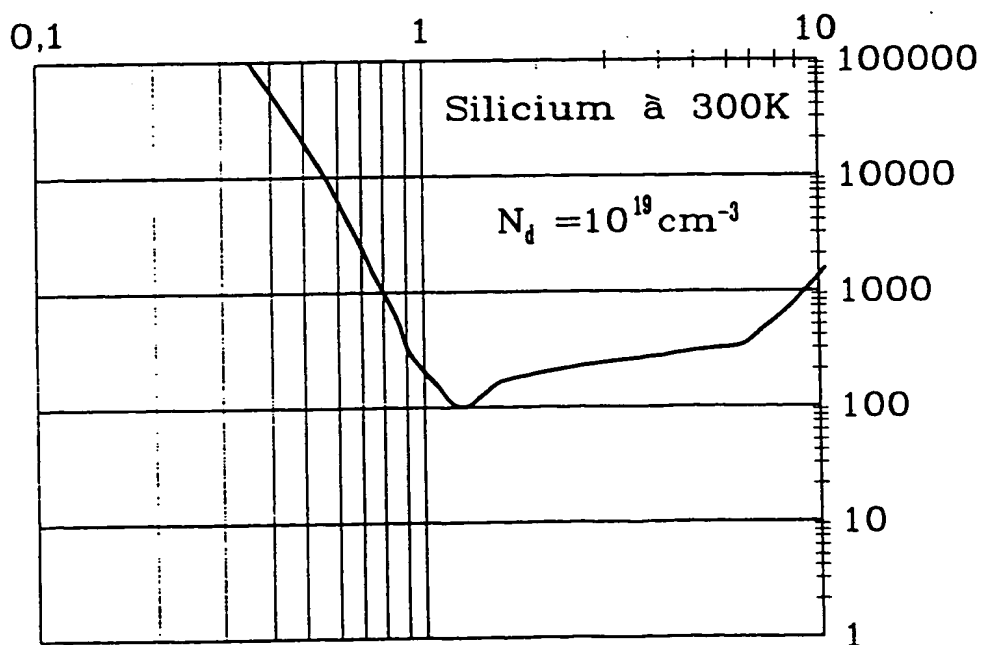
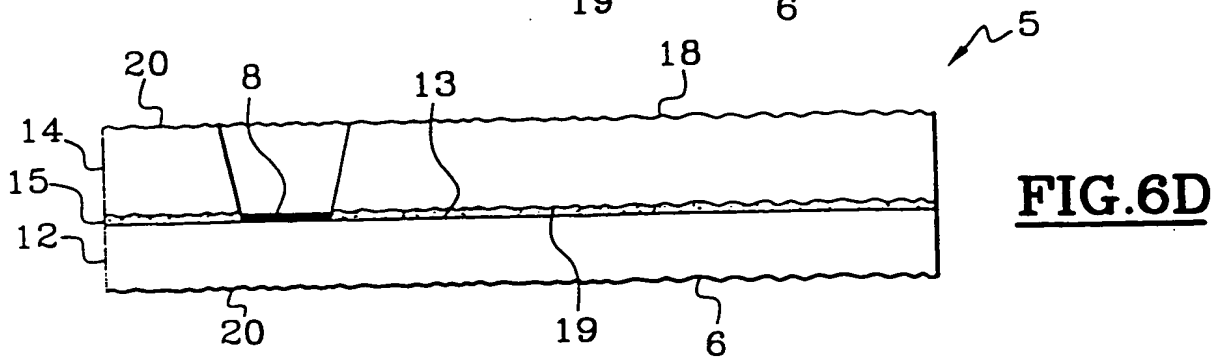
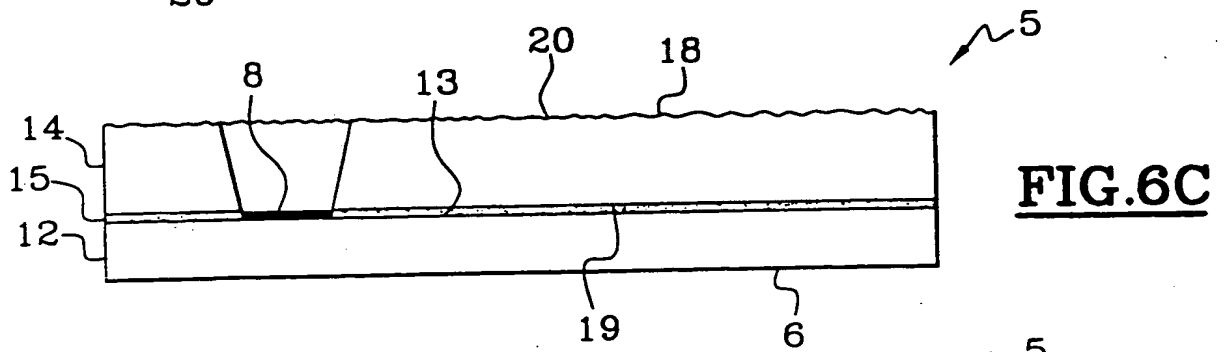
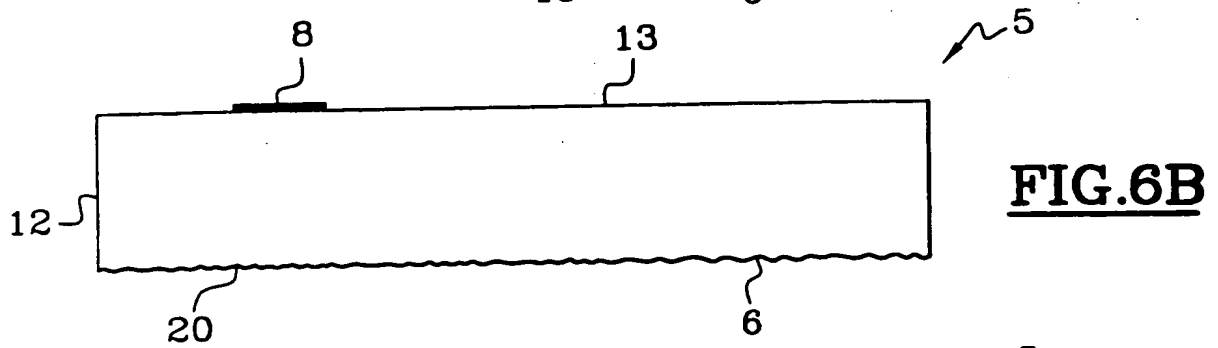
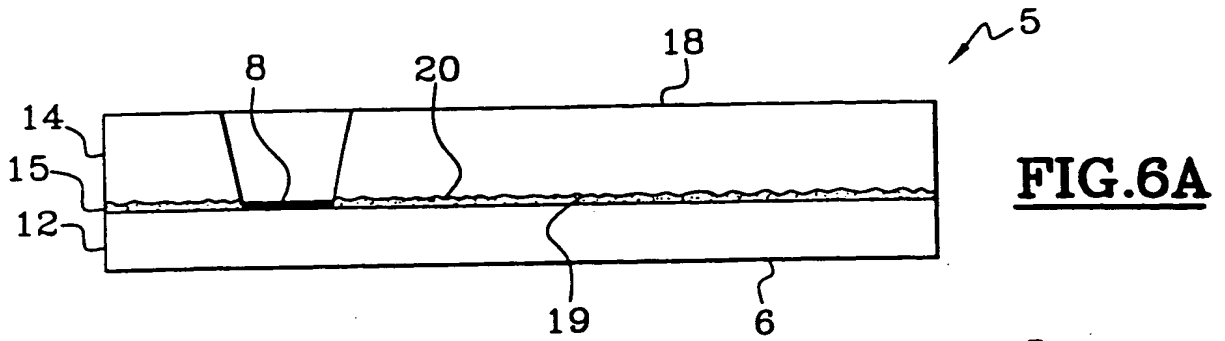


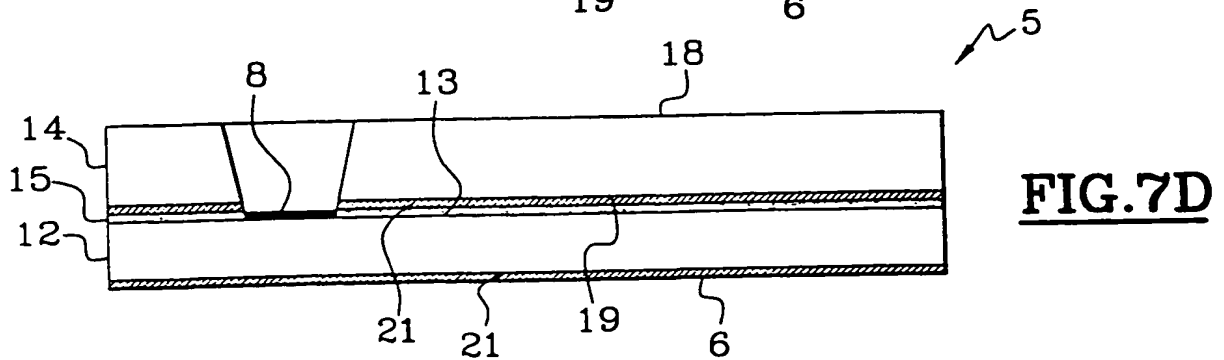
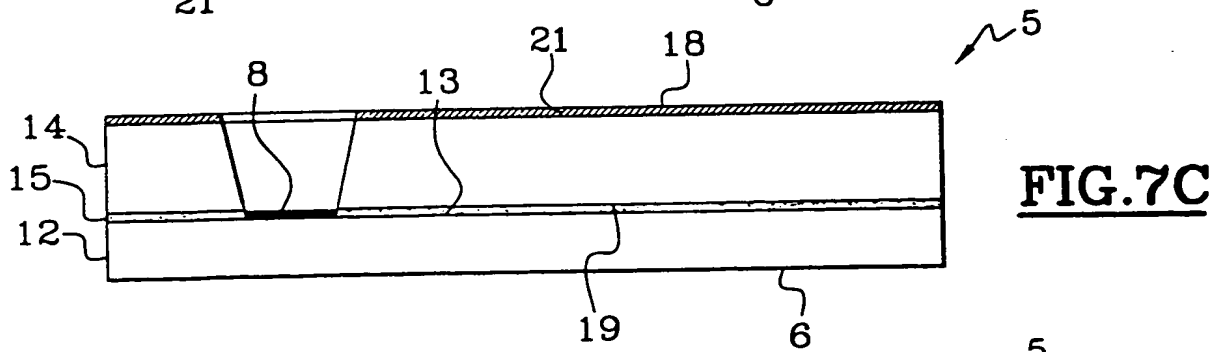
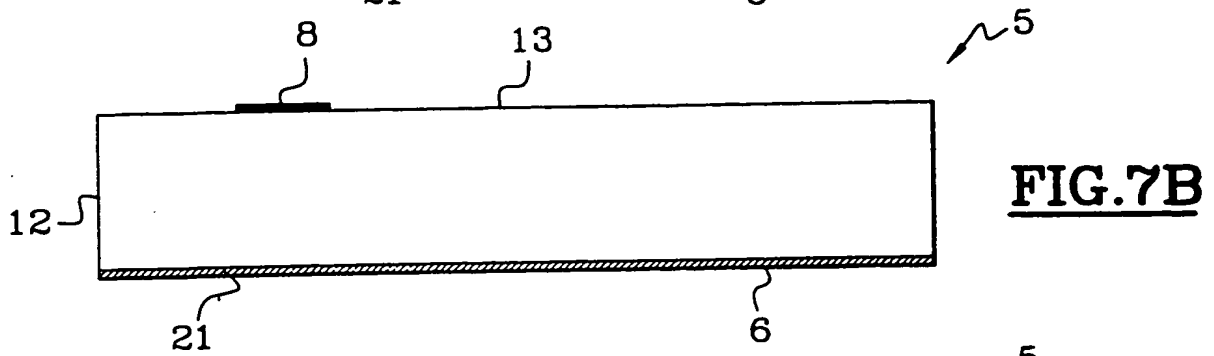
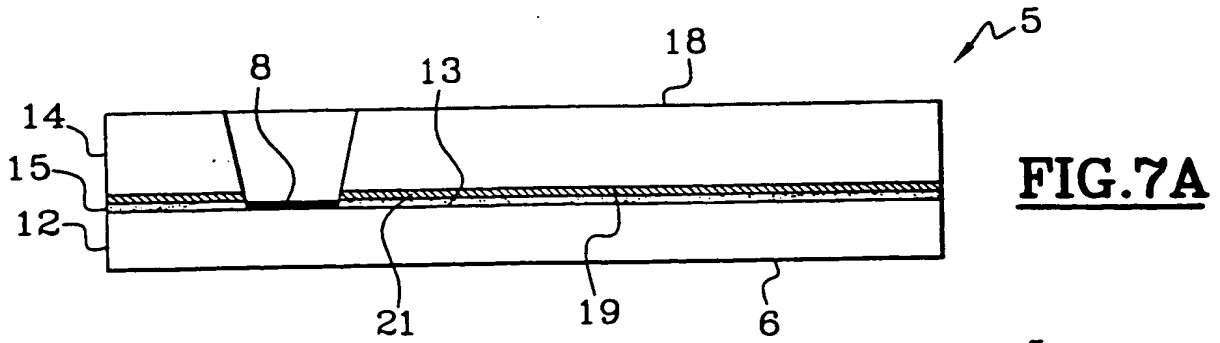
FIG. 3B





Longueur d'onde (μm)**FIG.5A**Coefficient d'absorption (cm⁻¹)Longueur d'onde (μm)**FIG.5B**Coefficient d'absorption (cm⁻¹)





REVENDEICATIONS

1. Puce (5) pour objet portatif à puce notamment au format carte, comprenant une couche de substrat silicium (12) à la face active (13) de laquelle sont intégrés des circuits définissant une unité centrale de traitement ainsi que des mémoires, caractérisée en ce qu'elle comporte en outre une couche complémentaire (14) de silicium scellée à la face active (13) de la couche de substrat silicium (12) par une couche de scellement (15) ainsi que des moyens physiques (17, 20, 21) de protection contre l'action de rayonnements électromagnétiques du domaine infrarouge dont la longueur d'onde est supérieure à $1 \mu\text{m}$.

2. Puce (5) selon la revendication 1, caractérisée en ce que les moyens physiques (17, 20, 21) sont des moyens physiques de protection contre l'action de rayonnements électromagnétiques du domaine infrarouge.

3. Puce (5) selon la revendication 2, caractérisée en ce que les moyens physiques (17, 20, 21) sont des moyens physiques de protection contre l'action de rayonnements électromagnétiques des domaines ultraviolet, visible et infrarouge.

4. Puce (5) selon l'une des revendications précédentes, caractérisée en ce que les moyens physiques de protection contre l'action de rayonnements électromagnétiques sont des dopants (17) du silicium.

5. Puce (5) selon la revendication 4, caractérisée en ce que le nombre de dopants (17) du silicium présents est compris entre 10^{17} et 10^{20} atomes par cm^3 , préférentiellement de l'ordre de 10^{19} atomes par cm^3 .

6. Puce (5) selon l'une des revendications 4 ou 5, caractérisée en ce que les dopants (17) du silicium sont le Phosphore ou le Bore.

7. Puce (5) selon l'une des revendications 4, 5 ou 6, caractérisée en ce que les dopants (17) du silicium sont présents dans la couche de substrat silicium (12), dans sa partie opposée à sa face active (13).

8. Puce (5) selon l'une des revendications 4 à 7, caractérisée en ce
5 que les dopants (17) du silicium sont présents dans la couche complémentaire (14) de silicium.

9. Puce (5) selon l'une des revendications précédentes, caractérisée en ce que les moyens physiques de protection contre l'action des rayonnements électromagnétiques sont formés
10 d'irrégularités de surface (20).

10. Puce (5) selon la revendication 9, caractérisée en ce que les irrégularités de surface (20) sont ménagées à la face arrière (6) de la couche de substrat silicium (12) opposée à sa face active (13).

11. Puce (5) selon l'une des revendications 9 ou 10, caractérisée
15 en ce que les irrégularités de surface (20) sont ménagées à la face de dessous (19) de la couche complémentaire (14).

12. Puce (5) selon l'une des revendications 9, 10 ou 11, caractérisée en ce que les irrégularités de surface (20) sont ménagées à la face de dessus (18) de la couche complémentaire (14).

20 13. Puce (5) selon l'une des revendications précédentes, caractérisée en ce que moyens physiques de protection contre l'action des rayonnements électromagnétiques sont formés d'au moins une couche métallique (21).

14. Puce (5) selon la revendication 13, caractérisée en ce que la
25 couche métallique (21) a une épaisseur supérieure à 50 Angström, préférentiellement de l'ordre de 100 Angströms.

15. Puce (5) selon l'une des revendications 13 ou 14, caractérisée en ce que la couche métallique (21) est placée à la face de dessous (19) de la couche complémentaire (14).

16. Puce (5) selon l'une des revendications 13, 14 ou 15, caractérisée en ce que la couche métallique (21) est placée à la face de dessus (18) de la couche complémentaire (14).

17. Puce (5) selon l'une des revendications 13 à 16, caractérisée en
5 ce que la couche métallique (21) est placée à la face arrière (6) de la couche de substrat silicium (12).

THIS PAGE BLANK (USPTO)